

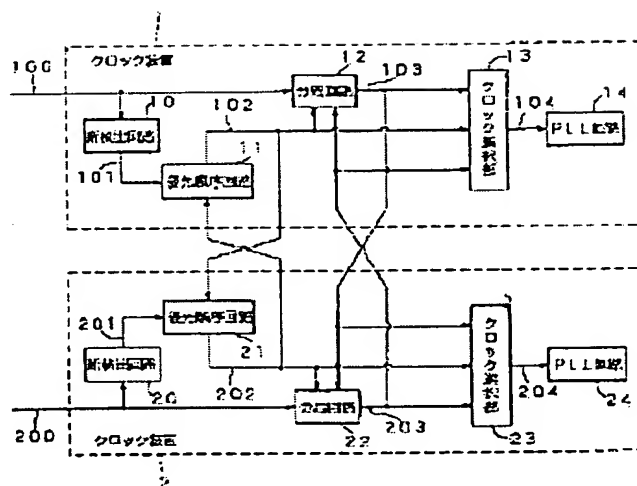
DUPLICATE PHASE SYNCHRONIZATION DEVICE

Patent number: JP10290158
Publication date: 1998-10-27
Inventor: SHIGEHARA HIDEYUKI
Applicant: SAITAMA NIPPON DENKI KK
Classification:
 - international: H03L7/00; H04B1/74
 - european:
Application number: JP19970097563 19970415
Priority number(s):

Abstract of JP10290158

PROBLEM TO BE SOLVED: To prevent a phase jump of a reference clock from taking place that is outputted from a clock device when it is selected through the input of duplicate extracted clocks with different phases.

SOLUTION: The synchronization device is provided with frequency divider circuits 12, 22 which frequency-divide extracted clocks 100, 200 to provide an output of a 1st reference clock 103 when its own system is operated as an active system according to the priority decided by priority sequence circuits 11, 21 and frequency-divide a 1st reference clock 103 matching its phase with a 2nd reference clock 203 from the corresponding active system when its own system is operated as a standby system and allow clock selection sections 13, 23 to select the 1st reference clock 103 or the 2nd reference clock 203 according to the priority.



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-290158

(43) 公開日 平成10年(1998)10月27日

(51) Int.Cl.⁴

H 0 3 L 7/00

H 0 4 B 1/74

識別記号

F I

H 0 3 L 7/00

H 0 4 B 1/74

C

審査請求 有 請求項の数 3 O L (全 6 頁)

(21) 出願番号 特願平9-97563

(22) 出願日 平成9年(1997)4月15日

(71) 出願人 390010179

埼玉日本電気株式会社

埼玉県児玉郡神川町大字元原字豊原300番
18

(72) 発明者 重原 英行

埼玉県児玉郡神川町大字元原字豊原300番
18 埼玉日本電気株式会社内

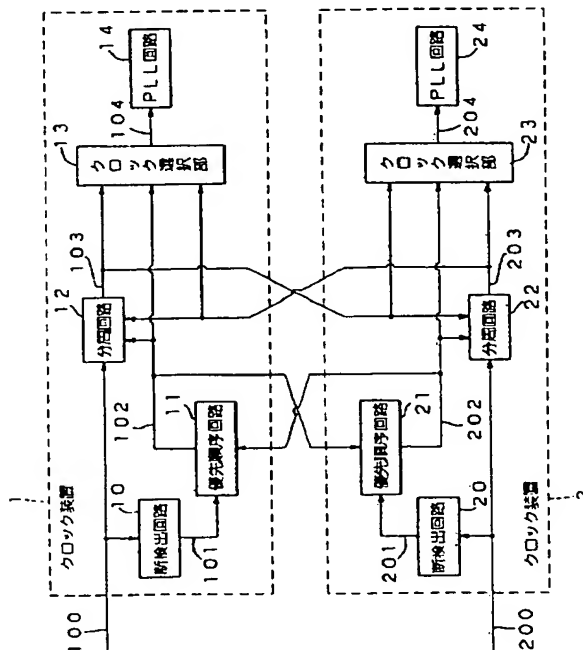
(74) 代理人 弁理士 志賀 正武

(54) 【発明の名称】 二重化位相同期装置

(57) 【要約】

【課題】 二重化された位相の異なる抽出クロックが入力されるクロック装置を切り替えたときに出力される基準クロックが位相跳躍するのを防止する。

【解決手段】 優先順序回路11、21で決定した優先順序に従って、自系が現用系として動作するとき、抽出クロック100、200を分周して第1の基準クロック103を出力し、自系が予備系として動作するとき、対応する現用系からの第2の基準クロック203に位相を合わせて第1の基準クロック103を分周する分周回路12、22を設けて、第1の基準クロック103または第2の基準クロック203のいずれかを、クロック選択部13、23に優先順序に従って選択させる。



【特許請求の範囲】

【請求項1】 外部から入力される抽出クロックの断を
検出する断検出回路と、

該断検出回路の出力信号および他系の優先順序信号にも
とづいて自系の優先順序を決定する優先順序回路と、
該優先順序回路で決定した優先順序に従って、自系が現
用系として動作するとき、前記抽出クロックを分周して
第1の基準クロックを出力し、自系が予備系として動作
するとき、対応する現用系としての他系からの第2の基
準クロックに位相を合わせて前記第1の基準クロックを
分周する分周回路と、

前記第1の基準クロックまたは第2の基準クロックのい
ずれかを前記優先順序に従って選択するクロック選択部
と、

該クロック選択部が出力する選択基準クロックに同期し
た信号を出力するフェーズロックドループ回路とを備え
たことを特徴とする二重化位相同期装置。

【請求項2】 前記第1の基準クロックおよび第2の基
準クロックに優先権および非優先権を持たせ、優先権を
持っている第1の基準クロックまたは第2の基準クロッ
クの位相に、優先権を持っていない第2の基準クロック
または第1の基準クロックの位相を合わせ、優先権を持
っている第1の基準クロックまたは第2の基準クロック
が選択基準クロックとして前記クロック選択部より前記
フェーズロックドループ回路に入力されるようにしたこと
を特徴とする請求項1に記載の二重化位相同期装置。

【請求項3】 現用系および予備系に入力される非同期
の各一の抽出クロックを自らのタイミングで分周するこ
とを特徴とする請求項1に記載の二重化位相同期装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、二重化されたク
ロック装置を現用系および予備系の一方から他方に切り
替えるときに、出力クロックが位相跳躍するのを防止す
る二重化位相同期装置に関する。

【0002】

【従来の技術】従来の二重化位相同期装置として、例え
ば特開平7-177025号公報に示すものがある。これ
は二重化されたクロック装置の相互切替が行われて
も、クロックの位相跳躍によるクロックの位相同期外れ
が生じないようにするものである。図3はかかる従来の
二重化位相同期装置を示すブロック図であり、同図にお
いて、1、2は二重化されたクロック装置、15、25
は入力された抽出クロック100、200を分周してマ
スタークロック105、205を出力する分周回路、1
7、27は各マスタークロック105、205または他
系から送出される各交絡クロック206、106を選択
するクロック選択部、16、26はその選択切替を制御
する切替制御部、18、28は選択されたクロックに同
期したクロックを作る位相同期回路、12、22は位相

同期回路18、28の出力信号を分周する分周回路、1
3、23は各分周回路12、22からの基準クロック1
03、203を選択して選択基準クロック104、20
4を出力するクロック選択部、14、24は選択基準ク
ロックに同期を合わせた信号を出力するフェーズロック
ドループ回路(PLL)である。

【0003】次に、図4のタイミングチャートを参照し
ながら動作を説明する。クロック装置1を現用系、クロ
ック装置2を予備系としてそれぞれ動作している場合に
ついて述べると、現用系のクロック選択部17はマスタ
ークロック105を選択し、予備系のクロック選択部2
7は交絡クロック106を選択する。この状態において
は、基準クロック103、203は図4のタイミング①
に示すように相互に位相差がなくなるから、クロック選
択部13、23において無作為に切り替えを行ったとし
ても、クロック選択部13、23の後段において、位相
跳躍によるクロックの同期外れが発生することはない。

【0004】次に、例えば現用系側のクロック装置1に
図4のタイミング②にて障害が発生した場合には、クロ
ック装置1からクロック装置2に動作が切り替わり、こ
れと同時に、新たに現用系となった側のクロック装置2
の位相同期回路28は一旦自走動作状態になり、この
間、切替制御部26内で、マスタークロック205と帰
還クロック207との位相差の比較制御を行う。その位
相差比較制御により、位相差が許容範囲内に収束した図
4のタイミング③にて、クロック選択部27にマスタ
ークロック205を選択するように指示を出す。このよう
なシーケンスをとることにより、クロック選択部13、
23の後段において、位相跳躍によりクロックの同期外
れが発生するのを回避できる。

【0005】

【発明が解決しようとする課題】しかしながら、かかる
従来の二重化位相同期装置にあっては、各クロック装置
1、2を現用／予備と切り替える度に、現用系となった
位相同期回路18、28が一旦自走動作状態となり、マ
スタークロック105、205と帰還クロック107、
207との位相差が許容範囲内に収束するまで待つた
め、その間、不安定な基準クロックを出力してしまうと
いう課題があった。また、クロック装置を現用／予備と
切り替える度に、現用系となった抽出クロック100、
200より分周したマスタークロック105、205に
基準クロック103、203の位相を合わせていること
により、抽出クロック100、200に位相差がある
分、基準クロック103、203にも位相変化が発生す
るという課題があった。

【0006】この発明は、前記のような課題を解決する
ものであり、二重化された位相の異なる抽出クロックが
入力されるクロック装置を切り替えたときに出力される
基準クロックが位相跳躍したり、位相同期回路の自走に
より不安定な基準クロックを出力したり、前記切り替え

前後に位相変化が生じるのを防止できる二重化位相同期装置を得ることを目的とする。

【0007】

【課題を解決するための手段】前記目的達成のために、請求項1の発明にかかる二重化位相同期装置は、外部から入力される抽出クロックの断を検出する断検出回路と、該断検出回路の出力信号および他系の優先順序信号にもとづいて自系の優先順序を決定する優先順序回路と、該優先順序回路で決定した優先順序に従って、自系が現用系として動作するとき、前記抽出クロックを分周して第1の基準クロックを出力し、自系が予備系として動作するとき、対応する現用系としての他系からの第2の基準クロックに位相を合わせて前記第1の基準クロックを分周する分周回路とを設けて、前記第1の基準クロックまたは第2の基準クロックのいずれかを、クロック選択部に前記優先順序に従って選択させ、フェーズロックドループ回路に、該クロック選択部が出力する選択基準クロックに同期した信号を出力させるようにしたものである。

【0008】また、請求項2の発明にかかる二重化位相同期装置は、前記第1の基準クロックおよび第2の基準クロックに優先権および非優先権を持たせ、優先権を持っている第1の基準クロックまたは第2の基準クロックの位相に、優先権を持っていない第2の基準クロックまたは第1の基準クロックの位相を合わせ、優先権を持っている第1の基準クロックまたは第2の基準クロックが選択基準クロックとして前記クロック選択部より前記フェーズロックドループ回路に入力されるようにしたものである。

【0009】また、請求項3の発明にかかる二重化位相同期装置は、現用系および予備系に入力される非同期の各一の抽出クロックを自らのタイミングで分周するようにしたものである。

【0010】

【発明の実施の形態】以下、この発明の実施の一形態を図について説明する。図1はこの発明の二重化位相同期装置を示し、図3に示したものと同一の構成部分には同一符号を付して、その重複する説明を省略する。同図において、10、20は外部からクロック装置1、2に入力される抽出クロック100、200の有無を監視し、無い場合には断信号101、201をそれぞれ送出する断検出回路、11、12は断検出回路10、20の出力である断信号101、201と他系の優先順序信号202、102とから優先順序信号102、202を送出する優先順序回路である。

【0011】また、12、22は優先順序回路11、21の出力である優先順序信号102、202の値により、自系が現用系として動作する場合は、外部から入力される抽出クロック100、200から基準クロック103、203を自らのタイミングで分周し、一方、自系

が予備系として動作する場合は、現用系としての他系からの基準クロック203、103に位相を合わせて、抽出クロック100、200より基準クロック103、203を分周する。13、23は分周回路12、22で分周された基準クロック103、203のどちらかを優先順序回路11、21の出力である優先順序信号102、202の値にもとづいて選択するクロック選択部、14、24はクロック選択部13、23で選択された選択基準クロック104、204に同期を合わせるフェーズロックドループ回路である。

【0012】次に、図2のタイミングチャートを参照しながら動作を説明する。まず、二重化されたクロック装置1およびクロック装置2には、同一周波数で位相が異なる抽出クロック100、200が入力される。例えば、クロック装置1が優先（現用系）、クロック装置2が非優先（予備系）として動作しているとする、優先となっているクロック装置1の優先順序回路11は、優先順序信号102として信号「L」を出力し、分周回路12は優先順序信号102を受け、抽出クロック100から第1の基準クロックとしての基準クロック信号103を自らのタイミングで分周する。また、クロック選択部13も優先順序信号102としての信号「L」を受けて基準クロック103を選択し、これを選択基準クロック信号104としてフェーズロックドループ回路14に入力する。

【0013】一方、非優先となっているクロック装置2の優先順序回路21は優先順序信号102の「L」信号を受けて自系は非優先であると判断し、優先順序信号202として信号「H」を出力する。これを受けた分周回路22は、現用系からの基準クロック信号103の立ち下がりを検出し、抽出クロック200から分周したクロックをその立ち下がりにより引き込み位相を合わせ、第2の基準クロックとしての基準クロック203として出力する。また、クロック選択部23も優先順序信号202の「H」信号を受けて基準クロック信号103の方を選択し、これを選択基準クロック信号204としてフェーズロックドループ回路24に入力する。この状態では、基準クロック103、203は図2のタイミング①に示すように相互に位相差がなくなる。

【0014】一方、非優先となっているクロック装置2の抽出クロック200が図2のタイミング②にて断した場合、断検出回路20は断を検出して、断信号201として信号「L」を出力する。このとき、分周回路22から出力される基準クロック203は停止する。また、優先順序回路21は、その断信号201の「L」を受け、自系は非優先であるため、優先順序信号202の値を変化させず、クロック装置2は非優先のままとなる。一方、優先権のある分周回路12は優先であるため、今までのタイミングで抽出クロック100より基準クロック103を分周し続けている。

【0015】そして、クロック選択部13、23も優先系の基準クロック103を選択し、選択基準クロック104、204として出力したままである。また、その後、断していた抽出クロック200が図2のタイミング⑤で復活した場合には、分周回路22は優先権のある基準クロック103の立ち下がりを検出し、抽出クロック200より立ち下がりて引き込んだ基準クロック203を分周し始めるため、基準クロック103、203相互に位相差は発生しない。

【0016】これに対し、優先となっているクロック装置1の抽出クロック100が図2のタイミング④にて断した場合、断検出回路10はその断を検出し、断信号101として信号「L」を出力する。この時、分周回路12から出力される基準クロック103は停止する。このため、優先順序回路11は、その断信号101としての「L」信号を受け優先権を放棄し、優先順序信号102として信号「H」を出力する。これを受けた優先順序回路21は、優先順序回路11が放棄した優先権を受け取り優先となり、優先順序信号202として信号「L」を出力する。

【0017】このため、分周回路22は抽出クロック100が断する前の基準クロック103のタイミングで、抽出クロック200を分周し続けて基準クロック203を出力する。クロック選択部13、23は優先順序信号102、202を受けて、基準クロック信号203を選択し、これを選択基準クロック104、204としてフェーズロックドループ回路14、24に出力する。なお、その後、断していた抽出クロック100が図2のタイミング⑤にて復活した場合には、分周回路12は優先権のある基準クロック203の立ち下がりを検出し、抽出クロック100よりその立ち下がりて引き込んだ基準クロック103を分周し始めるため、基準クロック103、203相互に位相差は発生しない。

【0018】このように非優先の基準クロックの位相を優先の基準クロックの位相に常に引き込んでおけば、現用系と予備系の基準クロック103、203の位相は常に同じであり、クロック装置に障害が発生し基準クロッ

クが切り替わっても、切り替え前後に出力される選択基準クロック104、204の各位相が変化することがない。

【0019】

【発明の効果】以上のように、この発明によればクロック装置の現用／予備の系切り替えを行う前に、現用系の第1の基準クロックに予備系の第2の基準クロックの位相を常に合わせるようにすることで、クロック装置に回線断などの事故が生じてクロック装置が切り替わっても、これらの各基準クロックの位相跳躍および不安定な基準クロックの出力を回避することができ、常に安定した位相の基準クロックをフェーズロックドループ回路に送出することができるという効果が得られる。

【0020】また、クロック装置の現用／予備の系を切り替える度に現用系となった抽出クロックに位相を合わせるのではなく、自ら分周した基準クロックに位相を合わせているので、系を切り替える度にフェーズロックドループ回路でクロックを引き込む必要がないことから、切替前後に位相の変化がなく、常に一定周期の基準クロックをフェーズロックドループ回路に送出することができるという効果が得られる。

【図面の簡単な説明】

【図1】 この発明の実施の一形態による二重化位相同期装置を示すブロック図である。

【図2】 図1の回路各部における信号を示すタイミングチャートである。

【図3】 従来の二重化位相同期装置を示すブロック図である。

【図4】 図3の回路各部における信号を示すタイミングチャートである。

【符号の説明】

10、20 断検出回路

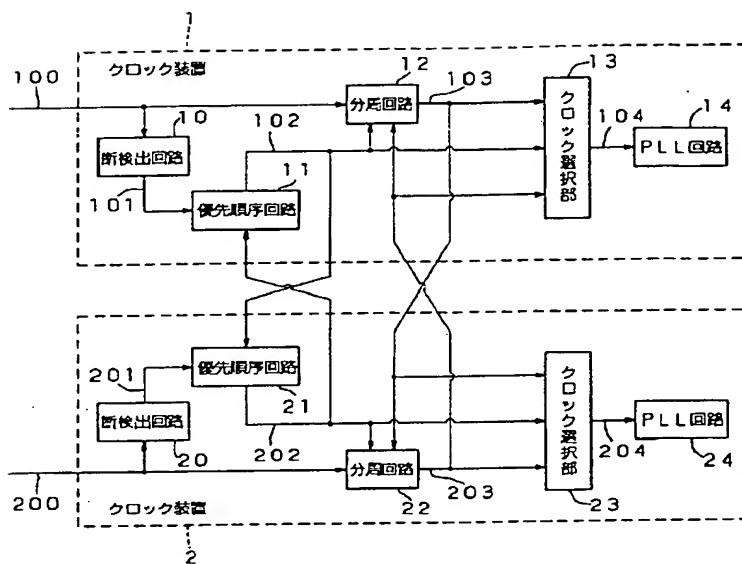
11、21 優先順序回路

12、22 分周回路

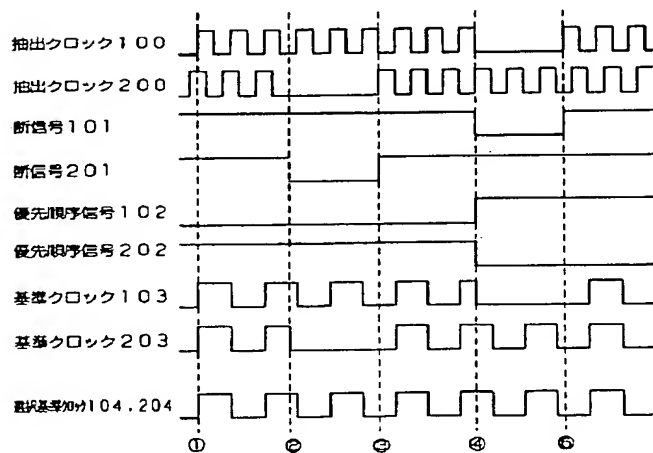
13、23 クロック選択部

14、24 フェーズロックドループ回路

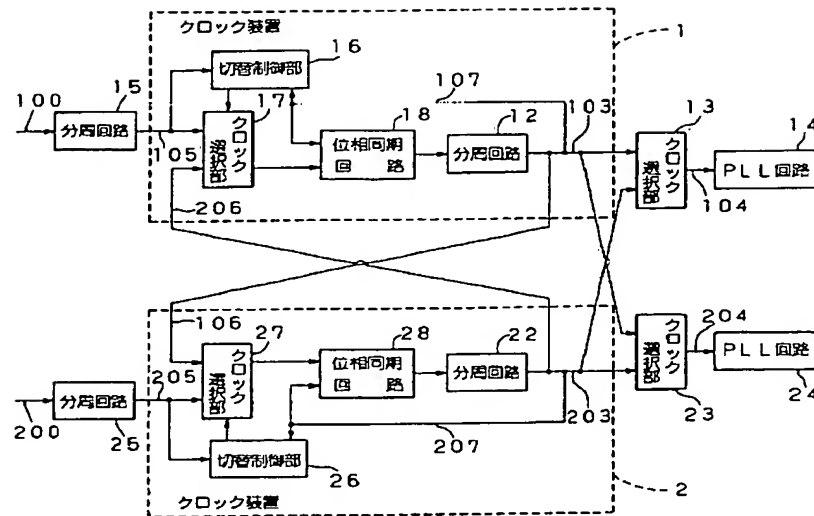
【図1】



【図2】



【図3】



【図4】

